

DIALOG(R)File 347:JAPIO

(c) 1998 JPO & JAPIO. All rts. reserv.

02125666

THIN FILM TRANSISTOR

PUB. NO.: 62-042566 [JP 62042566 A]

PUBLISHED: February 24, 1987 (19870224)

INVENTOR(s): YOSHIMURA TETSUZO

HIRANAKA KOICHI

YANAGISAWA SHINTARO

APPLICANT(s): FUJITSU LTD [000522] (A Japanese Company or Corporation),
JP(Japan)

APPL. NO.: 60-182229 [JP 85182229]

FILED: August 20, 1985 (19850820)

INTL CLASS: [4] H01L-029/78; H01L-021/20; H01L-021/314; H01L-
027/12; H01L-029/161

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R096 (ELECTRONIC MATERIALS -- Glass Conductors); R097
(ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS)

JOURNAL: Section: E, Section No. 525, Vol. 11, No. 224, Pg. 105, July
21, 1987 (19870721)

ABSTRACT

PURPOSE: To obtain a thin film FET which has an active layer transparent for visible light and has little dark current by laminating thin films of amorphous SiC:H, Ge or the like and thin films of amorphous Si:H alternately.

CONSTITUTION: An NiCr gate electrode 2 is formed on a glass substrate 1. Laminated layers 4 composed of amorphous Si:H 41 and amorphous SiC:H 42 are piled on an Si(sub 3)H(sub 4) film 3 to form an active layer. A Ti layer 6 and an Al layer 7 are laminated to form a source electrode 8 and a drain electrode 9. In order to reduce the resistance of the active layer, the concentration in the laminated layers are controlled by introducing impurities into the amorphous Si:H layers only which have excellent doping characteristics. With this constitution, an active layer transparent for visible light can be obtained and misoperation caused by the unexpected absorption of visible light can be avoided. Moreover, as the current flows in the amorphous Si:H layers owing to the carrier confinement effect of a super-lattice, an FET with a high mobility and high operation speed can be obtained.

⑫ 公開特許公報(A)

昭62-42566

⑪ Int. Cl.

H 01 L 29/78
21/20
21/314
27/12
29/161

識別記号

庁内整理番号

8422-5F
7739-5F
6708-5F
7514-5F
8526-5F

⑬ 公開 昭和62年(1987)2月24日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 薄膜トランジスタ

⑮ 特 願 昭60-182229

⑯ 出 願 昭60(1985)8月20日

⑰ 発 明 者	吉 村 徹 三	川崎市中原区上小田中1015番地	富士通株式会社内
⑰ 発 明 者	平 中 弘 一	川崎市中原区上小田中1015番地	富士通株式会社内
⑰ 発 明 者	柳 沢 真 太 郎	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 出 願 人	富士通株式会社	川崎市中原区上小田中1015番地	
⑲ 代 理 人	弁理士 井 桁 貞一		

明 細 書

1. 発明の名称

薄膜トランジスタ

2. 特許請求の範囲

水素化アモルファス炭化シリコンと水素化アモルファス窒化シリコンと水素化アモルファスゲルマニウム化シリコンと水素化アモルファス酸化シリコンとよりなるグループから選ばれた一つの物質の薄膜(42)と水素化アモルファスシリコンの薄膜(41)とを交互に積層してなる非晶質半導体薄膜積層体(4)を活性層とする薄膜トランジスタ。

3. 発明の詳細な説明

(概要)

薄膜トランジスタの改良である。

活性層を、水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等の薄膜42と水素化アモルファスシリコンの薄膜41とを交互に積層してなる

非晶質半導体薄膜積層体4とすることにより、これを可視光に対して透明とし、遮光板等を必要とすることなく、暗電流を減少し誤動作等の発生を防止しうるようにした薄膜トランジスタである。

(産業上の利用分野)

本発明は、薄膜トランジスタに関する。特に、可視光に対して透明の活性層を使用して、暗電流を減少し誤動作等の発生を防止する改良に関する。

(従来の技術)

薄膜トランジスタは、ガラス基板等非晶質基板の上に形成されることが一般であるから、非晶質半導体である水素化アモルファスシリコン膜を活性層とする場合が一般である。

(発明が解決しようとする問題点)

ところが、水素化アモルファスシリコンはバン

ドギャップが約 1.8eV であり、可視光を吸収するから、号光としては赤外光より長波長の光を使用しても、不所望の可視光を吸収して暗電流を生じ、さらには誤動作のおそれがある。

この欠点を解消するには、バンドギャップが大きな非晶質半導体を活性層とすればよい。この要請に応える非晶質半導体としては、水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン等があるが、これらにあっては、キャリアのモビリティが低く、抵抗率が大きいから、抵抗率を低下するために不純物を導入することが望ましいが、このために不純物を導入すると、トラップが増加する等して電気特性が損なわれる。水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン等のドーピング特性が悪いからである。そこで、従来技術においては、活性層としては水素化アモルファスシリコンを使用し、これに遮光板を併用することが一般であり、可視光に対して透明な活性層よりなる薄膜トランジスタの開発が望まれていた。

決定されるという性質を利用し、バンドギャップの小さい水素化アモルファスシリコンの薄膜とバンドギャップの大きい水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等の薄膜との積層体を活性層としたものである。換言すれば、上記の量子効果を利用してバンドギャップが水素化アモルファスシリコンより大きな非晶質半導体を実現し、これを活性層として可視光吸収性を排除し、一方、アモルファススーパーラティスにおいて生じるキャリアの閉じ込め効果を利用して、電流は水素化アモルファスシリコン中を流れるようにしたものである。

この非晶質半導体はバンドギャップの制御が容易であることに加えて、ドーピング特性のすぐれている利点も有するから、薄膜トランジスタの活性層として利用するとき、不純物を導入して低抵抗とすることができる。水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水

素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等はドーピング特性が悪いので、水素化アモルファスシリコンのみで不純物を導入して積層体の不純物濃度を制御しうるからである。

〔問題点を解決するための手段〕

上記の目的を達成するために本発明が採った手段は、水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等の薄膜42と水素化アモルファスシリコンの薄膜41とを交互に積層してなる非晶質半導体薄膜積層体4をもって活性層を形成することにある。

〔作用〕

本発明は、アモルファススーパーラティスのバンドギャップが、量子井戸の深さと幅とキャリアである電子または空孔の有効質量との関数として

水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等はドーピング特性が悪いので、水素化アモルファスシリコンはドーピング特性がすぐれているので、水素化アモルファスシリコンのみに不純物を導入して積層体の不純物濃度を制御しうるからである。

〔実施例〕

以下、図面を参照しつつ、本発明の一実施例に係る薄膜トランジスタについてさらに説明する。

第2図参照

ガラス基板等1上にニッケルクローム等の導電体膜を厚さ約 $1,000\text{\AA}$ に形成した後、これを幅約 $20\mu\text{m}$ にパターニングしてゲート電極2を形成する。

第3図参照

高周波グロー放電分解法を使用して、厚さ約 $3,000\text{\AA}$ の窒化シリコンの膜(ゲート絶縁膜)3

と、上記せる水素化アモルファスシリコンの薄膜41と水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等の薄膜42との積層体4と、リンがドーピングされた水素化アモルファスシリコンの薄膜5とをつづけて形成する。積層体4を構成する各薄膜の厚さは5～50Åであるが、積層体4全体の厚さは約1,000Åとする。積層体4は少なくとも10組形成されることになる。リンがドーピングされた水素化アモルファスシリコンの薄膜5の厚さは約100Åである。

この工程は、水素をもって希釈されたモノシランと、メタンとモノシランとの混合ガスとを、順べ切り換えてなす高周波グロー放電分解法を使用すれば可能である。

第4図参照

厚さ約1,000Åのチタン膜6と厚さ約2,000Åのアルミニウム膜7とを形成する。この工程は通常の真空蒸着法、スパッタ法等を使用して可能で

調整されて水素化アモルファスシリコンのバンドギャップより大きくされており、しかも、水素化アモルファスシリコン中にはドーピングが可能であるからトラップ等のおそれなくドーピングが自由に行われる。そのため、予期せざる可視光を吸収して電流を発生したり、不所望の可視光を吸収して誤動作することもない。また、アモルファススーパーラティスのキャリア閉じ込め効果により電流は水素化アモルファスシリコン中を流れるので、モビリティも高く、動作速度も速く、この薄膜トランジスタの特性はすぐれている。特に平面ディスプレイの駆動用薄膜トランジスタとして使用すると、有効画素面積が増加して明るい平面ディスプレイが得られる等の効果もある。

4. 図面の簡単な説明

第1図は、本発明の一実施例に係る薄膜トランジスタの断面図である。

第2～4図は、本発明の一実施例に係る薄膜トランジスタの製造工程図である。

1・・・ガラス基板、 2・・・ゲート電極、

ある。

ゲート電極2と対向する領域から膜5、6、7を、幅約15～20μmに除去してソース電極8・ドレイン電極9を形成する。

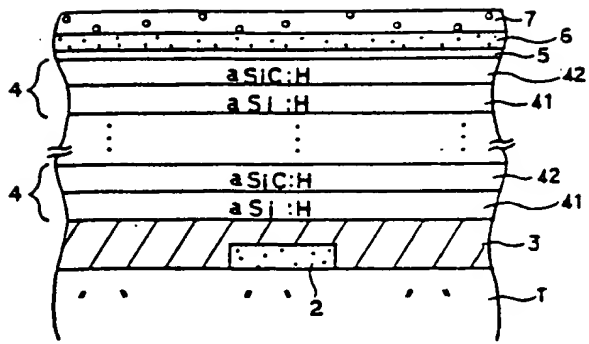
以上の工程をもって製造された薄膜トランジスタの活性層のバンドギャップは水素化アモルファスシリコンのバンドギャップより大きいので、可視光を吸収することはない、暗電流が流れたり、不所望の可視光を吸収して誤動作することはない。

(発明の効果)

以上説明せるとおり、本発明に係る薄膜トランジスタの活性層は水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等の薄膜と水素化アモルファスシリコンの薄膜とを交互に積層してなる非晶質半導体薄膜積層体をもって構成されており、量子効果によってそのバンドギャップは自由に制

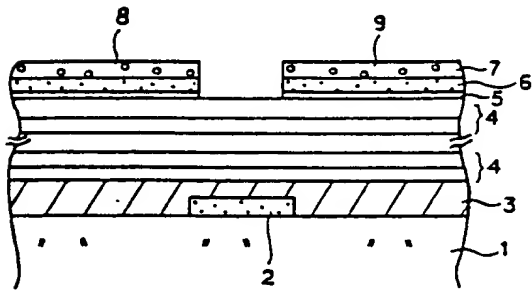
3・・・窒化シリコンの膜(ゲート絶縁膜)、
4・・・積層体、 41・・・水素化アモルファスシリコンの薄膜、 42・・・水素化アモルファス炭化シリコン、水素化アモルファス窒化シリコン、水素化アモルファスゲルマニウム化シリコン、水素化アモルファス酸化シリコン等の薄膜、
5・・・リンがドーピングされた水素化アモルファスシリコンの薄膜、 6・・・チタン膜、
7・・・アルミニウム膜、 8・・・ソース電極、 9・・・ドレイン電極。

代理人 弁理士 井桁貞一



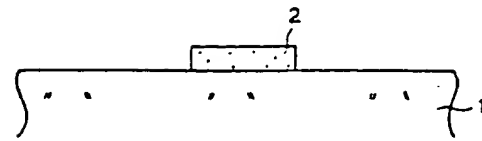
工程図

第 4 図



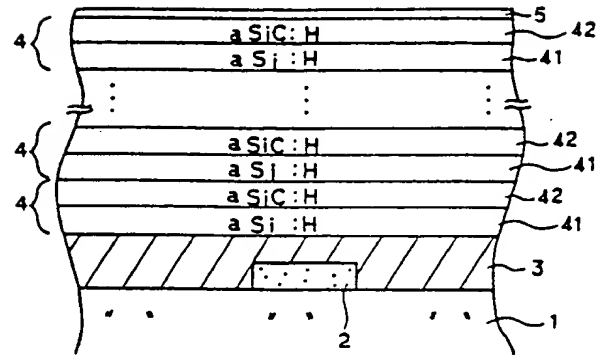
本発明

第 1 図



工程図

第 2 図



工程図

第 3 図